

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-223418

(43)Date of publication of application : 11.08.2000

(51)Int.Cl.

H01L 21/205
// H01L 33/00
H01S 5/323

(21)Application number : 11-027009

(71)Applicant : NEC CORP

(22)Date of filing : 04.02.1999

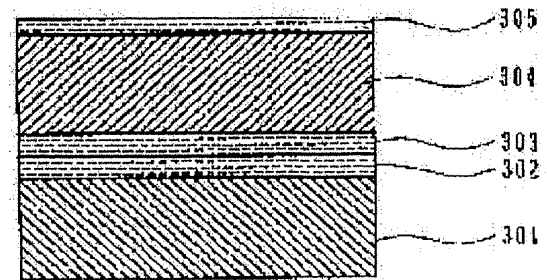
(72)Inventor : SUMINO MASAYOSHI

(54) GAS-PHASE EPITAXIAL GROWTH METHOD, SEMICONDUCTOR SUBSTRATE, AND MANUFACTURE THEREOF AND HYDRIDE GAS- PHASE EPITAXY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To lessen the growth rate and accelerate the surface migration of molecules if group III atom, by specifying the relation among the growth rate, the growth pressure, and the layer thickness, when growing a second semiconductor layer in second thickness at second growth rate and growth pressure after growing a first semiconductor layer in first thickness at first growth rate and growth pressure on a substrate.

SOLUTION: A thin GaN layer 302 is grown at a growth rate of, for example, 4 $\mu\text{m}/\text{h}$ or under by depressurized hydride VPE method on a substrate 301, and then a thick AlGaIn layer 304 is grown enough at a growth rate of 4-400 $\mu\text{m}/\text{h}$ by normal pressure hydride VPE method on this GaN layer 2. Here, in the gas-phase epitaxial growth method which grows a second semiconductor layer in thickness d_3 at growth rate V_3 and growth pressure P_3 as it is after growing the first semiconductor layer in thickness d_2 at growth rate V_2 and growth pressure P_2 on the substrate, it is so arranged as to fulfill the conditions of $V_2 < V_3$, and besides $P_2 < P_3$, and besides $d_2 < d_3$.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-223418

(P2000-223418A)

(43) 公開日 平成12年8月11日 (2000.8.11)

(51) Int.Cl.⁷

識別記号

F I

テームト* (参考)

H 0 1 L 21/205

H 0 1 L 21/205

5 F 0 4 1

// H 0 1 L 33/00

33/00

C 5 F 0 4 5

H 0 1 S 5/323

H 0 1 S 3/18

6 7 3 5 F 0 7 3

審査請求 有 請求項の数24 O L (全 9 頁)

(21) 出願番号 特願平11-27009

(22) 出願日 平成11年2月4日 (1999.2.4)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 角野 雅芳

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100070530

弁理士 畑 泰之

最終頁に続く

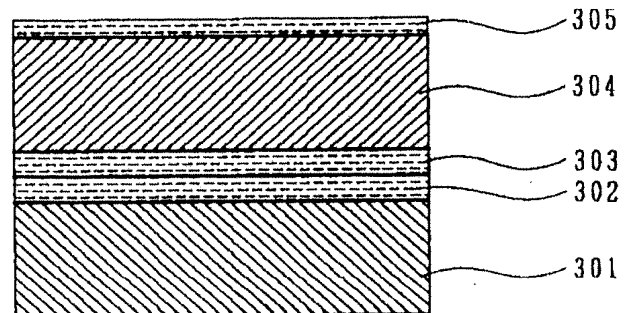
(54) 【発明の名称】 気相エピタキシャル成長法、半導体基板の製造方法、半導体基板及びハイドライド気相エピタキシー装置

(57) 【要約】

【課題】 高品質で量産性に優れた AlGaIn 基板の製造方法を提供する。

【解決手段】 c 面サファイア基板 301 上に、減圧ハイドライド VPE 法により $4\mu\text{m/h}$ 以下の成長速度で薄い GaN 層 302 を成長させた後、この GaN 層 302 上に常圧ハイドライド VPE 法により $4\mu\text{m/h}$ よりも大きく且つ $200\mu\text{m/h}$ 以下の成長速度で十分に厚い AlGaIn 層 304 を成長させる。次に、c 面サファイア基板 1 をエッチングにより除去し、GaN 層 302、AlGaIn 層 303、304 からなる AlGaIn 基板を得る。

【効果】 減圧ハイドライド VPE 法により、成長速度が小さくなり且つ III 族原料分子の表面マイグレーションが促進され、良好な品質の結晶が得られる。更に、連続して常圧ハイドライド VPE 法を行うことにより、大きな成長速度で GaN および AlGaIn を成長させるため高品質で量産性に優れた AlGaIn 基板が得られる。



【特許請求の範囲】

【請求項1】 厚さd1の基板上に、成長速度V2、成長圧力P2の成長条件で少なくとも1つの層からなる第1の半導体層を層厚d2成長させた後、前記基板を装置外に取り出すことなく、成長速度V3、成長圧力P3の成長条件で少なくとも1つの層からなる第2の半導体層を層厚d3成長させるプロセスを含む気相エピタキシャル成長法において、 $V2 < V3$ 、且つ $P2 < P3$ 、且つ $d2 < d3$ なる条件を満たすことを特徴とする気相エピタキシャル成長法。

【請求項2】 前記第1の半導体層の成長温度T2、第2の半導体層の成長温度T3が、 $T2 < T3$ なる条件を満たすことを特徴とする請求項1記載の気相エピタキシャル成長法。

【請求項3】 前記気相エピタキシャル成長法が、ハイドライド気相エピタキシャル成長法或いは有機金属気相エピタキシャル成長法であることを特徴とする請求項1又は2記載の気相エピタキシャル成長法。

【請求項4】 成長速度V2、V3が夫々、 $0 \mu\text{m}/\text{h} < V2 < 4 \mu\text{m}/\text{h}$ 、 $4 \mu\text{m}/\text{h} < V3 < 400 \mu\text{m}/\text{h}$ なる条件を満たすことを特徴とする請求項1乃至3の何れかに記載の気相エピタキシャル成長法。

【請求項5】 成長圧力P2、P3が夫々、 $1 \text{ torr} < P2 < 200 \text{ torr}$ 、 $200 \text{ torr} < P3 < 1000 \text{ torr}$ なる条件を満たすことを特徴とする請求項1乃至4の何れかに記載の気相エピタキシャル成長法。

【請求項6】 成長層厚d2、d3が夫々、 $0 \text{ nm} < d2 < 500 \text{ nm}$ 、 $10 \mu\text{m} < d3 < 1 \text{ mm}$ なる条件を満たすことを特徴とする請求項1乃至5の何れかに記載の気相エピタキシャル成長法。

【請求項7】 成長温度T2、T3が夫々、 $400^\circ\text{C} < T2 < 700^\circ\text{C}$ 、 $700^\circ\text{C} < T3 < 1200^\circ\text{C}$ なる条件を満たすことを特徴とする請求項1乃至6の何れかに記載の気相エピタキシャル成長法。

【請求項8】 前記第1の半導体層と第2の半導体層とが共にn型或いは共にp型であることを特徴とする請求項1乃至7の何れかに記載の気相エピタキシャル成長法。

【請求項9】 前記第1の半導体層或いは第2の半導体層の少なくとも1つの層が $\text{B}_{x1}\text{Al}_{y1}\text{Ga}_{z1}\text{In}_{1-x1-y1-z1}\text{N}$ ($0 \leq x1, y1, z1 \leq 1$)であることを特徴とする請求項1乃至8の何れかに記載の気相エピタキシャル成長法。

【請求項10】 前記基板がサファイア或いはSi或いはGaAsであり、前記第1の半導体層の少なくとも1つの層が $\text{Al}_{x2}\text{Ga}_{1-x2}\text{N}$ ($0 \leq x2 \leq 1$)であり、前記第2の半導体層の少なくとも1つの層が $\text{Al}_{y2}\text{Ga}_{1-y2}\text{N}$ ($0 \leq y2 \leq 1$)であることを特徴とする請求項1乃至9の何れかに記載の気相エピタキシャル成長法。

【請求項11】 前記第1の半導体層がGaN或いはA

1N或いはGa_{1-y3}N/A1N超格子であり、前記第2の半導体層が $\text{Al}_{y3}\text{Ga}_{1-y3}\text{N}$ ($0.05 \leq y3 \leq 0.5$)であることを特徴とする請求項9乃至11の何れかに記載の気相エピタキシャル成長法。

【請求項12】 厚さd1の基板上に、成長速度V2、成長圧力P2の成長条件で少なくとも1つの層からなる第1の半導体層を層厚d2成長させた後、前記基板を装置外に取り出すことなく、成長速度V3、成長圧力P3の成長条件で少なくとも1つの層からなる第2の半導体層を層厚d3成長させるプロセスを含む気相エピタキシャル成長法において、

$V2 < V3$ 、且つ $P2 < P3$ 、且つ $d2 < d3$ なる条件を満たす気相エピタキシャル成長法によって形成されたウエハから前記基板を除去して得られる前記第1の半導体層と第2の半導体層とからなる半導体基板の製造方法。

【請求項13】 更に、前記第1の半導体層又は第2の半導体層の何れかを除去したことを特徴とする請求項12記載の半導体基板の製造方法。

【請求項14】 前記第1の半導体層と第2の半導体層とが共にn型或いは共にp型であることを特徴とする請求項12又は13記載の半導体基板の製造方法。

【請求項15】 前記第1の半導体層或いは第2の半導体層の少なくとも1つの層が $\text{B}_{x1}\text{Al}_{y1}\text{Ga}_{z1}\text{In}_{1-x1-y1-z1}\text{N}$ ($0 \leq x1, y1, z1 \leq 1$)であることを特徴とする請求項12乃至14の何れかに記載の半導体基板の製造方法。

【請求項16】 前記基板がサファイア或いはSi或いはGaAsであり、前記第1の半導体層の少なくとも1つの層が $\text{Al}_{x2}\text{Ga}_{1-x2}\text{N}$ ($0 \leq x2 \leq 1$)であり、前記第2の半導体層の少なくとも1つの層が $\text{Al}_{y2}\text{Ga}_{1-y2}\text{N}$ ($0 \leq y2 \leq 1$)であることを特徴とする請求項12乃至15の何れかに記載の半導体基板の製造方法。

【請求項17】 前記第1の半導体層がGaN或いはAlN或いはGa_{1-y3}N/A1N超格子であり、前記第2の半導体層が $\text{Al}_{y3}\text{Ga}_{1-y3}\text{N}$ ($0.05 \leq y3 \leq 0.5$)であることを特徴とする請求項12乃至16の何れかに記載の半導体基板の製造方法。

【請求項18】 前記基板の厚さd1と前記第2の半導体層の層厚d3との関係が、 $d1 < d3$ であることを特徴とする請求項13乃至17の何れかに記載の半導体基板の製造方法。

【請求項19】 厚さd1の基板上に第1の半導体層を層厚d2成長させた後、第2の半導体層を層厚d3を気相エピタキシャル成長法で成長させ、 $d2 < d3$ なる条件を満たす半導体基板であって、前記第1の半導体層或いは第2の半導体層3少なくとも1つの層が $\text{B}_{x1}\text{Al}_{y1}\text{Ga}_{z1}\text{In}_{1-x1-y1-z1}\text{N}$ ($0 \leq x1, y1, z1 \leq 1$)であることを特徴とする半導体基板。

10

20

30

40

50

【請求項 20】 厚さ d_1 の基板上に第 1 の半導体層を層厚 d_2 成長させた後、第 2 の半導体層を層厚 d_3 を気相エピタキシャル成長法で成長させ、 $d_2 < d_3$ なる条件を満たす半導体基板であって、

前記基板がサファイア或いは Si 或いは GaAs であり、前記第 1 の半導体層の少なくとも 1 つの層が $Al_{1-x}Ga_{1-x}N$ ($0 \leq x \leq 1$) であり、前記第 2 の半導体層の少なくとも 1 つの層が $Al_{1-y}Ga_{1-y}N$ ($0 \leq y \leq 1$) であることを特徴とする半導体基板。

【請求項 21】 厚さ d_1 の基板上に第 1 の半導体層を層厚 d_2 成長させた後、第 2 の半導体層を層厚 d_3 を気相エピタキシャル成長法で成長させ、 $d_2 < d_3$ なる条件を満たす半導体基板であって、

前記第 1 の半導体層が GaN 或いは AlN 或いは GaN/AlN 超格子であり、前記第 2 の半導体層が $Al_{1-z}Ga_{1-z}N$ ($0.05 \leq z \leq 0.5$) であることを特徴とする半導体基板。

【請求項 22】 前記基板の厚さ d_1 と前記第 2 の半導体層の層厚 d_3 との関係が、 $d_1 < d_3$ であることを特徴とする請求項 19 乃至 21 の何れかに記載の半導体基板。

【請求項 23】 前記第 1 の半導体層と第 2 の半導体層とが共に n 型或いは共に p 型であることを特徴とする請求項 19 乃至 22 の何れかに記載の半導体基板。

【請求項 24】 サファイア製の反応管或いは基板を取り囲むように設置されたサファイア製の内挿管を有し、Al を含む結晶の成長を可能にすると共に、10 torr 以上 800 torr 未満の圧力で成長可能にしたことを特徴とするハイドライド気相エピタキシー装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、気相エピタキシャル成長法、半導体基板の製造方法、半導体基板及びハイドライド気相エピタキシー (VPE) 装置に係わり、特に、高品質、且つ、量産性に優れた GaN 基板や AlGaIn 基板等の窒化物系 III-V 族化合物半導体膜等の半導体の気相エピタキシャル成長法、半導体基板の製造方法、半導体基板とその成長装置に関する。

【0002】

【従来の技術】近年、光ディスクや光磁気ディスクに対する記録、再生の高密度化、高解像度化の要求から、短波長の青色や紫外線発光の半導体レーザダイオード (LD) の開発がなされている。例えば、1994 年 2 月の日経エレクトロニクス 602 号の 93 ページには日亜化学の中村氏による青色発光ダイオードの解説がある。

【0003】窒化物系 III-V 族化合物半導体である GaN は、禁制帯幅が 3.4 eV と大きくしかも直接遷移型であることから、青色、紫外線発光素子用材料として注目されている。従来、窒化物系 III-V 族化合物半導体結晶の成長には、基板材料としてサファイアが多

く用いられている。サファイア基板上への GaN 膜の成長は 900~1100℃ の高温で有機金属気相エピタキシャル成長 (MOVPE) 法や分子線エピタキシー (MBE) 法により行われている。既にデバイスレベルの結晶品質を有する膜が得られているが、サファイア基板と GaN エピタキシャル層は格子定数や熱膨張係数が異なっていることにより、欠陥が生成されたり、クラックが発生したりするなどの問題があり、素子の特性や信頼性を低下させている。

【0004】更に、サファイア基板は、へき開性に乏しく加工性が悪いため、LD に必要なミラー面の形成やチップ化が難しい。また、サファイアは、電気的に絶縁性であるため、素子の電極形成には選択エッチングなどの複雑なプロセスを必要とする。GaN 厚膜基板は、GaN エピタキシャル層と格子定数や熱膨張係数が一致していることにより、欠陥が生成されたりクラックが発生したりするなどの問題がないので、理想的な基板材料である。これにより、LD の共振器端面を劈開により形成することができ、基板の裏面に電極を形成することができ、素子の特性や信頼性を向上させることができる。

【0005】しかし、GaN の厚膜基板を製造するには、窒素の蒸気圧が高いことにより、Si 基板や GaAs 基板などの製造に一般に用いられている方法は用いることができない。GaN の成長方法としては、MOCVD 法や MBE 法以外に、ハイドライド (水素化物) を原料として用いるハイドライド気相エピタキシー (VPE) 法が知られていて、特開平 10-173288 号公報には、「窒化物系 III-V 族化合物半導体層の成長方法および窒化物系 III-V 族化合物半導体基板の製造方法」なる発明が開示されている。このハイドライド VPE 法によれば、サファイア基板上に 1 時間に数〜数百 μm の厚さの GaN 層を常圧で成長させることができるため、GaN 基板を製造する有効な方法の一つと考えられる。

【0006】しかしながら、この方法で得られた GaN 基板は、結晶性や表面状態が悪かったり、GaN 層が基板に垂直ではなく斜めに成長することから、基板として用いるのには品質が不十分であった。その理由は、常圧ハイドライド VPE 法は成長速度が大きいので、優れた結晶品質の GaN が得られないからである。また、AlGaIn 基板が得られれば、LD のクラッド層に基板と同じ Al 組成の高品質の AlGaIn を用いることができるので、GaN 基板上の LD より、さらに効率よく活性層に光を閉じ込めることができ、LD の特性を大きく向上させることができる。

【0007】しかし、常圧ハイドライド VPE 法は成長速度が大きいので、塩化アルミ (AlCl₃) などの Al を含む原料の結晶表面でのマイグレーションが極めて小さくなり、高品質のエピタキシャル結晶が得られない。その上、ハイドライド VPE 法では、塩化アルミな

10

20

30

40

50

どのAlを含む原料が石英反応管を腐食するという問題があり、安全且つ安定した成長が困難であった。また、石英反応管から出た酸素がエピタキシャル層に取り込まれ、結晶品質を低下させるという問題もあった。

【0008】

【発明が解決しようとする課題】本発明の目的は、上記した従来技術の欠点を改良し、特に、減圧ハイドライドVPE法により、成長速度が小さくなり、且つ、III族原料分子の表面マイグレーションが促進され、良好な品質の結晶が得られ、その上、連続した常圧ハイドライドVPE法により、大きな成長速度でGaNおよびAlGaNを成長させることを可能にした高品質で量産性に優れた新規な半導体の気相エピタキシャル成長法、半導体基板の製造方法、半導体基板とその成長装置を提供するものである。

【0009】

【課題を解決するための手段】本発明は上記した目的を達成するため、基本的には、以下に記載されたような技術構成を採用するものである。即ち、本発明に係わる気相エピタキシャル成長法の第1態様は、厚さd1の基板上に、成長速度V2、成長圧力P2の成長条件で少なくとも1つの層からなる第1の半導体層を層厚d2成長させた後、前記基板を装置外に取り出すことなく、成長速度V3、成長圧力P3の成長条件で少なくとも1つの層からなる第2の半導体層を層厚d3成長させるプロセスを含む気相エピタキシャル成長法において、 $V2 < V3$ 、且つ $P2 < P3$ 、且つ $d2 < d3$ なる条件を満たすことを特徴とするものであり、又、第2態様は、前記第1の半導体層の成長温度T2、第2の半導体層の成長温度T3が、 $T2 < T3$ なる条件を満たすことを特徴とするものであり、又、第3態様は、前記気相エピタキシャル成長法が、ハイドライド気相エピタキシャル成長法或いは有機金属気相エピタキシャル成長法であることを特徴とするものであり、又、第4態様は、成長速度V2、V3が夫々、 $0 \mu\text{m}/\text{h} < V2 < 4 \mu\text{m}/\text{h}$ 、 $4 \mu\text{m}/\text{h} < V3 < 400 \mu\text{m}/\text{h}$ なる条件を満たすことを特徴とするものであり、又、第5態様は、成長圧力P2、P3が夫々、 $1 \text{ torr} < P2 < 200 \text{ torr}$ 、 $200 \text{ torr} < P3 < 1000 \text{ torr}$ なる条件を満たすことを特徴とするものであり、又、第6態様は、成長層厚d2、d3が夫々、 $0 \text{ nm} < d2 < 500 \text{ nm}$ 、 $10 \mu\text{m} < d3 < 1 \text{ mm}$ なる条件を満たすことを特徴とするものであり、又、第7態様は、成長温度T2、T3が夫々、 $400^\circ\text{C} < T2 < 700^\circ\text{C}$ 、 $700^\circ\text{C} < T3 < 1200^\circ\text{C}$ なる条件を満たすことを特徴とするものであり、又、第8態様は、前記第1の半導体層と第2の半導体層とが共にn型或いは共にp型であることを特徴とするものであり、又、第9態様は、前記第1の半導体層或いは第2の半導体層の少なくとも1つの層が $B_n Al_n Ga_n In_{1-X1-Y1-Z1} N$ ($0 \leq X1, Y1, Z1 \leq 1$) であ

ることを特徴とするものであり、又、第10態様は、前記基板がサファイア或いはSi或いはGaAsであり、前記第1の半導体層の少なくとも1つの層が $Al_{1-X2} Ga_{1-X2} N$ ($0 \leq X2 \leq 1$) であり、前記第2の半導体層の少なくとも1つの層が $Al_{1-Y2} Ga_{1-Y2} N$ ($0 \leq Y2 \leq 1$) であることを特徴とするものであり、又、第11態様は、前記第1の半導体層がGaN或いはAlN或いはGaN/AlN超格子であり、前記第2の半導体層が $Al_{1-Y3} Ga_{1-Y3} N$ ($0.05 \leq Y3 \leq 0.5$) であることを特徴とするものである。

【0010】又、本発明に係わる半導体基板の製造方法の第1態様は、厚さd1の基板上に、成長速度V2、成長圧力P2の成長条件で少なくとも1つの層からなる第1の半導体層を層厚d2成長させた後、前記基板を装置外に取り出すことなく、成長速度V3、成長圧力P3の成長条件で少なくとも1つの層からなる第2の半導体層を層厚d3成長させるプロセスを含む気相エピタキシャル成長法において、 $V2 < V3$ 、且つ $P2 < P3$ 、且つ $d2 < d3$ なる条件を満たす気相エピタキシャル成長法によって形成されたウエハから前記基板を除去して得られる前記第1の半導体層と第2の半導体層とからなるものであり、又、第2態様は、更に、前記第1の半導体層又は第2の半導体層の何れかを除去したことを特徴とするものであり、又、第3態様は、前記第1の半導体層と第2の半導体層とが共にn型或いは共にp型であることを特徴とするものであり、又、第4態様は、前記第1の半導体層或いは第2の半導体層の少なくとも1つの層が $B_n Al_n Ga_n In_{1-X1-Y1-Z1} N$ ($0 \leq X1, Y1, Z1 \leq 1$) であることを特徴とするものであり、又、第5態様は、前記基板がサファイア或いはSi或いはGaAsであり、前記第1の半導体層の少なくとも1つの層が $Al_{1-X2} Ga_{1-X2} N$ ($0 \leq X2 \leq 1$) であり、前記第2の半導体層の少なくとも1つの層が $Al_{1-Y2} Ga_{1-Y2} N$ ($0 \leq Y2 \leq 1$) であることを特徴とするものであり、又、第6態様は、前記第1の半導体層がGaN或いはAlN或いはGaN/AlN超格子であり、前記第2の半導体層が $Al_{1-Y3} Ga_{1-Y3} N$ ($0.05 \leq Y3 \leq 0.5$) であることを特徴とするものであり、又、第7態様は、前記基板の厚さd1と前記第2の半導体層の層厚d3との関係が、 $d1 < d3$ であることを特徴とするものである。

【0011】又、本発明に係わる半導体基板の第1態様は、厚さd1の基板上に第1の半導体層を層厚d2成長させた後、第2の半導体層を層厚d3を気相エピタキシャル成長法で成長させ、 $d2 < d3$ なる条件を満たす半導体基板であって、前記第1の半導体層或いは第2の半導体層3少なくとも1つの層が $B_n Al_n Ga_n In_{1-X1-Y1-Z1} N$ ($0 \leq X1, Y1, Z1 \leq 1$) であることを特徴とするものであり、又、第2態様は、厚さd1の基板上に第1の半導体層を層厚d2成長させた後、第2

の半導体層を層厚 d_3 を気相エピタキシャル成長法で成長させ、 $d_2 < d_3$ なる条件を満たす半導体基板であって、前記基板がサファイア或いはSi或いはGaAsであり、前記第1の半導体層の少なくとも1つの層が $Al_{1-x_2}Ga_{1-x_2}N$ ($0 \leq x_2 \leq 1$)であり、前記第2の半導体層の少なくとも1つの層が $Al_{1-y_2}Ga_{1-y_2}N$ ($0 \leq y_2 \leq 1$)であることを特徴とするものであり、又、第3態様は、厚さ d_1 の基板上に第1の半導体層を層厚 d_2 成長させた後、第2の半導体層を層厚 d_3 を気相エピタキシャル成長法で成長させ、 $d_2 < d_3$ なる条件を満たす半導体基板であって、前記第1の半導体層がGa \bar{N} 或いはAl \bar{N} 或いはGa \bar{N} /Al \bar{N} 超格子であり、前記第2の半導体層が $Al_{1-y_3}Ga_{1-y_3}N$ ($0.05 \leq y_3 \leq 0.5$)であることを特徴とするものであり、又、第4態様は、前記基板の厚さ d_1 と前記第2の半導体層の層厚 d_3 との関係が、 $d_1 < d_3$ であることを特徴とするものであり、又、第5態様は、前記第1の半導体層と第2の半導体層とが共にn型或いは共にp型であることを特徴とするものである。

【0012】又、本発明に係わるハイドライド気相エピタキシー装置の態様は、サファイア製の反応管或いは基板を取り囲むように設置されたサファイア製の内挿管を有し、Alを含む結晶の成長を可能にすると共に、10 torr以上800 torr未満の圧力で成長可能にしたことを特徴とするものである。

【0013】

【発明の実施の形態】本発明に係わる半導体基板は、c面サファイア基板301上に、減圧ハイドライドVPE法により $4 \mu m/h$ 以下の成長速度で薄いGa \bar{N} 層302を成長させた後、このGa \bar{N} 層2上に常圧ハイドライドVPE法により $4 \mu m/h$ よりも大きくかつ $400 \mu m/h$ 以下の成長速度で十分に厚いAlGa \bar{N} 層304を成長させる結晶成長法、或いは、c面サファイア基板1をエッチングにより除去し、Ga \bar{N} 層302とAlGa \bar{N} 層304からなるAlGa \bar{N} 基板、或いは、AlGa \bar{N} 層304のみからなるAlGa \bar{N} 基板、或いは、サファイア製の内挿管又はサファイア製の反応管を有するAlを含む結晶が成長できる10 torr以上800 torr未満の圧力で成長可能なハイドライドVPE装置である。

【0014】減圧ハイドライドVPE法により、成長速度が小さくなり且つAlなどのIII族原料分子の表面マイグレーションが促進され、良好な品質の結晶が得られる。その上に、エピタキシャル基板を装置外に出さずに連続して、圧力を大きくして、常圧ハイドライドVPE法を用いることで、大きな成長速度でAlGa \bar{N} を成長させることができ、高品質のAlGa \bar{N} 基板が効率よく得られる。

【0015】

【実施例】以下に、本発明に係わる半導体の気相エピタ

キシャル成長法、半導体基板の製造方法、半導体基板及びその成長装置の具体例を図面を参照しながら詳細に説明する。図1、図2に本発明のハイドライドVPE装置の側面図と正面図を示す。

【0016】本発明の第1の具体例のハイドライドVPE装置は、サファイア製反応管100と、サファイア製反応管100内に設けられたサファイア製内挿管101と、サファイア製内挿管101内の基板を成長室に入れたり、待機室に移動させたり操作する基板操作ロッド102と、排気口116に設けられたロータリーポンプ103と、圧力調節弁104と、基板操作ロッド102で操作されるヒータ付き基板ホルダ105と、基板ホルダ105に固定される基板106と、サファイア製反応管100を囲むように設けた加熱ヒータ107と、サファイア製内挿管101内に設けられた待機室108と、前記待機室108と成長室を仕切るためのサファイア製仕切り板109と、サファイア製内挿管101内にガスを導入するため、内挿管101の一方の端部に設けたガス導入口110とガス導入管111とガス導入口112と、成長室の高純度Gaソース113と、ソースを収納するヒータ付き原料ポート114と、成長室115と、内挿管101の他方の端部に設けた排気口116と、サファイア製内挿管101の底部に設けられるサファイア製底板200と、成長室115の高純度Alソース202とから構成されている。

【0017】ガス導入口110とガス導入管111はアンモニアガスと窒素ガスを導入するためのガス導入口とガス導入管である。ガス導入口112はHClガスと水素ガスを導入するガス導入口である。各種のガス供給量は流量計と調節弁で制御されている。基板はサファイア、シリコン、GaAsなどの基板である。nドーパント原料には SiH_4 や SiH_2Cl_2 ガスを用い、pドーパント原料には $Mg(CH_3)_2$ や $MgCl_2$ を用い、ガス導入管111を通して供給する。

【0018】本発明のハイドライドVPE装置は、サファイア製の反応管100、内挿管101、仕切り板109、仕切り板205を用い、高純度Gaソース113と高純度Alソース202の2種類の固体原料を用い、加熱ヒータ107とヒータ付き原料ポート114により高純度Gaソース113と高純度Alソース202の温度を独立に制御できるように構成され、ヒータ付き基板ホルダ105により基板温度を室温から1200℃まで制御できる。更に、ロータリーポンプ103と圧力調節弁104とによりサファイア製の反応管100内の圧力を10 torr以上800 torr以下の圧力範囲で調節可能に構成したものである。

【0019】サファイア製の反応管100内は、サファイア製仕切り板109で待機室108と成長室115に分けられており、基板操作ロッド102を用いて、待機室108から成長室115に或いは逆に、基板106の

位置を自由に変えることができる。ガス導入口112

(図2では206と207で示した)から成長室115に導入されたHClガスは、高純度Gaソース113と高純度Alソース202とが反応して塩化ガリウム($GaCl_3$)と塩化アルミニウム($AlCl_3$)を発生し、水素ガスとともに基板表面に運ばれ、ガス導入口111から供給されるアンモニアガスと基板表面で反応し、 $AlGaIn$ が成長する。 $AlGaIn$ のAl組成と成長速度は、ガス導入口206とガス導入口207から導入されたHClガスの流量と高純度Gaソース113と高純度Alソース202との温度によって決まる。

【0020】以下に、上記した成長装置による本発明の成長方法について説明する。サファイア基板106を待機室108に設置して、ガス導入口110から窒素ガスを導入した状態で、成長温度まで基板温度を上げる。反応管内の圧力と塩化ガリウム或いは塩化アルミニウムの流量が安定したら、待機室108から成長室115に基板106の位置を変えて成長を行う。組成が異なる半導体層を成長する時は、いったん基板を待機室108に移して、水素流量や塩化ガリウム或いは塩化アルミニウムの流量や圧力を変えて、流量と圧力が安定してから、再び成長室115に戻して成長を行う。このようにして、 GaN や AlN も同様にして成長できる。基板温度が高く待機室108にエピタキシャル基板がある時は、アンモニアガスを導入し、基板からの窒素抜けを防ぐ。

【0021】図3に本発明の第2の具体例のエピタキシャル基板を示す。このエピタキシャル基板は、厚さ100 μm のサファイア基板301と、厚さ50nmの減圧低温低速成長のアンドープ GaN 薄膜層302と、厚さ100nmの減圧高温低速成長の $n-Al_{0.2}Ga_{0.8}N$ 薄膜層303と、厚さ200 μm の常圧高温高速成長の $n-Al_{0.2}Ga_{0.8}N$ 厚膜層304と、厚さ10nmの常圧高温中速成長の $n-GaN$ 薄膜保護層305とからなる。 n 濃度は $5 \times 10^{17} cm^{-3}$ である。

【0022】図5に本発明の第2の具体例の成長条件の時間変化を示す。減圧低温低速成長の条件は成長温度500 $^{\circ}C$ 、成長圧力50torr、成長速度0.1 $\mu m/h$ である。減圧高温中速成長の条件は成長温度1100 $^{\circ}C$ 、成長圧力50torr、成長速度1 $\mu m/h$ である。常圧高温高速成長の条件は成長温度1100 $^{\circ}C$ 、成長圧力760torr、成長速度60 $\mu m/h$ である。成長温度が500 $^{\circ}C$ から1100 $^{\circ}C$ に上がると原料の分解が進んで成長速度が大きくなる。高純度Gaソース113の温度は800 $^{\circ}C$ 、高純度Alソース202の温度は900 $^{\circ}C$ である。

【0023】上記第2の具体例の成長法は、減圧低温低速成長から減圧高温中速成長に成長温度を増大させる点に特徴があり、更に、減圧高温中速成長から常圧高温高速成長に圧力と成長速度を同時に増大させる点に特徴がある。減圧成長時の NH_3 の流量は60cc/分、Ga

へのHClの流量は0.5cc/分、AlへのHClの流量は0.1cc/分である。常圧成長時の NH_3 の流量は600cc/分、GaへのHClの流量は5cc/分、AlへのHClの流量は1cc/分である。

【0024】常圧(760torr)成長でのおよその各ガス分圧は、 H_2 分圧734torr、 NH_3 分圧20torr、 $GaCl_3$ 分圧5torr、 $AlCl_3$ 分圧1torrである。減圧(50torr)成長でのおよその各ガス分圧は、 H_2 分圧47torr、 NH_3 分圧2torr、 $GaCl_3$ 分圧0.5torr、 $AlCl_3$ 分圧0.1torrである。

【0025】図4に本発明の第2の具体例の $AlGaIn$ 基板を示す。第2の具体例の $AlGaIn$ 基板は上記エピタキシャル基板からサファイア基板301と、減圧低温中速成長の GaN 薄膜層302とをエッチングで取り除いたものである。エッチングは、例えば、リン酸：硫酸＝2：3のエッチャントで300 $^{\circ}C$ の温度で行う。第2の具体例の $AlGaIn$ 基板は、厚さ100nmの減圧高温中速成長の $n-Al_{0.2}Ga_{0.8}N$ 薄膜層401と、厚さ200 μm の常圧高温高速成長の $n-Al_{0.2}Ga_{0.8}N$ 厚膜層402と、厚さ10nmの常圧高温中速成長の $n-GaN$ 薄膜保護層403とからなる。

【0026】本発明は、上記の実施例の詳細に制限されるものではない。例えば、半導体層は必ずしも窒化物でなくともよく、 $InGaAs$ 基板なども本発明の方法で実施できる。また、成長条件の詳細は下記に示した範囲の条件で最適化できる。例えば、成長速度を大きくしたり、成長圧力を最適化できる。半導体層の構造を超格子構造にしたりすることも可能である。基板に対する制限は特になく、サファイア基板に石英ガラスがパターン化されて堆積されているような選択成長用基板でも適用できる。本発明の $AlGaIn$ 基板のAl組成は自由に選べる。 $AlGaIn$ 基板に限らず GaN 基板、或いは AlN 基板でもよい。また、本発明の基板は、光デバイスだけでなく電子デバイス用の基板やヒートシンク材料としても使用できる。

【0027】本発明のハイドライド気相成長装置の反応管や内挿管は、石英 SiO_2 ではなく、サファイア Al_2O_3 で出来ているので、塩化アルミなどに対して高温での耐腐食性がある。したがって、 $AlGaIn$ などの成長温度が1000 $^{\circ}C$ を超える高温成長でも、腐食されることがないので、酸素の混入もなく、高品質の半導体膜を安全に生産できる。

【0028】図4の第2の具体例は、厚さ200 μm の $n-Al_{0.2}Ga_{0.8}N$ 厚膜基板である。第2の具体例の厚さ100nmの $n-Al_{0.2}Ga_{0.8}N$ 薄膜層401は、減圧高温中速成長なので、Alの表面マイグレーションが促進され、高品質の膜となる。その後成長した厚さ200 μm の $n-Al_{0.2}Ga_{0.8}N$ 厚膜層402は成長速度が大きいが、下地の結晶品質が良いの

で、比較的高品質の膜となる作用がある。

【0029】常圧のハイドライドVPEは成長速度が特に大きく取れる特徴がある。本発明では成長速度が $60\mu\text{m}/\text{h}$ と大きいので、約3時間で $200\mu\text{m}$ 厚の厚膜基板が得られた。厚さ 10nm の $n\text{-GaIn}$ 薄膜保護層403は、その上に AlGaIn 系のLDを成長するとき酸化膜の除去を容易にする作用がある。このように、本発明に係わる気相エピタキシャル成長法は、厚さ d_1 の基板上に、成長速度 V_2 、成長圧力 P_2 の成長条件で少なくとも1つの層からなる第1の半導体層を層厚 d_2 10 成長させた後、前記基板を装置外に取り出すことなく、成長速度 V_3 、成長圧力 P_3 の成長条件で少なくとも1つの層からなる第2の半導体層を層厚 d_3 成長させるプロセスを含む気相エピタキシャル成長法において、 $V_2 < V_3$ 、且つ $P_2 < P_3$ 、且つ $d_2 < d_3$ なる条件を満たすことを特徴とするものであり、又、前記第1の半導体層の成長温度 T_2 、第2の半導体層の成長温度 T_3 が、 $T_2 < T_3$ なる条件を満たすことを特徴とするものであり、又、前記気相エピタキシャル成長法が、ハイドライド気相エピタキシャル成長法を用いたが、有機金属 20 気相エピタキシャル成長法で成長させるようにしても良い。

【0030】又、本発明に係わる気相エピタキシャル成長法は、成長速度 V_2 、 V_3 が夫々、 $0\mu\text{m}/\text{h} < V_2 < 4\mu\text{m}/\text{h}$ 、 $4\mu\text{m}/\text{h} < V_3 < 400\mu\text{m}/\text{h}$ なる条件を満たすことを特徴とするものである。なお、発明者の実験結果では、減圧成長で、高品質の結晶が得られた最大の成長速度は、 $4\mu\text{m}/\text{h}$ であり、常圧成長で、高品質の結晶が得られた最大の成長速度は、 $400\mu\text{m}/\text{h}$ であった。

【0031】又、成長圧力 P_2 、 P_3 が夫々、 $1\text{torr} < P_2 < 200\text{torr}$ 、 $200\text{torr} < P_3 < 1000\text{torr}$ なる条件を満たすことを特徴とするものであり、発明者の実験結果では、上記範囲でのみ高品質の結晶が得られた。又、成長層厚 d_2 、 d_3 が夫々、 $0\text{nm} < d_2 < 500\text{nm}$ 、 $10\mu\text{m} < d_3 < 1\text{mm}$ なる条件を満たすことを特徴とするものである。

【0032】なお、 GaIn 系の場合、低温成長のパッファ層（厚さ d_2 ）として、 $0.05 \sim 0.5\mu\text{m}$ の厚さのものをを用いると、最も高品質のエピタキシャル結晶が得られた。又、成長温度 T_2 、 T_3 が夫々、 $400^\circ\text{C} < T_2 < 700^\circ\text{C}$ 、 $700^\circ\text{C} < T_3 < 1200^\circ\text{C}$ なる条件を満たすことを特徴とするものである。

【0033】実験では、 $400^\circ\text{C} < T_2 < 700^\circ\text{C}$ の温度範囲でパッファ層を成長させると、結晶の2次元化が進行し、表面が平坦なエピタキシャル結晶が得られた。又、 T_3 が 1200°C 以上では、N原子が GaIn 層から抜け出してしまい、良好な結晶が得られない傾向があり、一方、 T_3 が 700°C 以下の場合も、良好な結晶が得られなかった。

【0034】又、前記第1の半導体層と第2の半導体層とが共に n 型或いは共に p 型であることを特徴とするものであり、又、前記第1の半導体層或いは第2の半導体層の少なくとも1つの層が $\text{B}_x\text{Al}_y\text{Ga}_z\text{In}_{1-x-y-z}$ N ($0 \leq X, Y, Z \leq 1$) であっても良い。更に、前記基板がサファイア或いは Si 或いは GaAs であり、前記第1の半導体層の少なくとも1つの層が $\text{Al}_x\text{Ga}_{1-x}$ N ($0 \leq X \leq 1$) であり、前記第2の半導体層の少なくとも1つの層が $\text{Al}_y\text{Ga}_{1-y}$ N ($0 \leq Y \leq 1$) であることを特徴とするものであり、又、前記第1の半導体層が GaIn 或いは AlIn 或いは GaIn/AlIn 超格子であり、前記第2の半導体層が $\text{Al}_y\text{Ga}_{1-y}$ N ($0.05 \leq Y \leq 0.5$) であっても良い。

【0035】又、本発明に係わる半導体基板の製造方法は、厚さ d_1 の基板上に、成長速度 V_2 、成長圧力 P_2 の成長条件で少なくとも1つの層からなる第1の半導体層を層厚 d_2 成長させた後、前記基板を装置外に取り出すことなく、成長速度 V_3 、成長圧力 P_3 の成長条件で少なくとも1つの層からなる第2の半導体層を層厚 d_3 成長させるプロセスを含む気相エピタキシャル成長法において、 $V_2 < V_3$ 、且つ $P_2 < P_3$ 、且つ $d_2 < d_3$ なる条件を満たす気相エピタキシャル成長法によって形成されたウエハから前記基板を除去して得られる前記第1の半導体層と第2の半導体層とからなるものであり、又、更に、前記第1の半導体層又は第2の半導体層の何れかを除去したことを特徴とするものであり、又、前記第1の半導体層と第2の半導体層とが共に n 型或いは共に p 型であることを特徴とするものであり、又、前記第1の半導体層或いは第2の半導体層の少なくとも1つの層が $\text{B}_x\text{Al}_y\text{Ga}_z\text{In}_{1-x-y-z}$ N ($0 \leq X, Y, Z \leq 1$) であることを特徴とするものであり、又、前記基板がサファイア或いは Si 或いは GaAs であり、前記第1の半導体層の少なくとも1つの層が $\text{Al}_x\text{Ga}_{1-x}$ N ($0 \leq X \leq 1$) であり、前記第2の半導体層の少なくとも1つの層が $\text{Al}_y\text{Ga}_{1-y}$ N ($0 \leq Y \leq 1$) であることを特徴とするものであり、又、前記第1の半導体層が GaIn 或いは AlIn 或いは GaIn/AlIn 超格子であり、前記第2の半導体層が $\text{Al}_y\text{Ga}_{1-y}$ N ($0.05 \leq Y \leq 0.5$) であることを特徴とするものであり、又、前記基板の厚さ d_1 と前記第2の半導体層の層厚 d_3 との関係が、 $d_1 < d_3$ であることを特徴とするものである。

【0036】又、本発明に係わる半導体基板は、厚さ d_1 の基板上に第1の半導体層を層厚 d_2 成長させた後、第2の半導体層を層厚 d_3 を気相エピタキシャル成長法で成長させ、 $d_2 < d_3$ なる条件を満たす半導体基板であって、前記第1の半導体層或いは第2の半導体層3少なくとも1つの層が $\text{B}_x\text{Al}_y\text{Ga}_z\text{In}_{1-x-y-z}$ N ($0 \leq X, Y, Z \leq 1$) であることを特徴とする

ものであり、又、厚さ d_1 の基板上に第1の半導体層を層厚 d_2 成長させた後、第2の半導体層を層厚 d_3 を気相エピタキシャル成長法で成長させ、 $d_2 < d_3$ なる条件を満たす半導体基板であって、前記基板がサファイア或いはSi或いはGaAsであり、前記第1の半導体層の少なくとも1つの層が $Al_{1-x}Ga_xN$ ($0 \leq x \leq 1$)であり、前記第2の半導体層の少なくとも1つの層が $Al_{1-y}Ga_yN$ ($0 \leq y \leq 1$)であることを特徴とするものであり、又、厚さ d_1 の基板上に第1の半導体層を層厚 d_2 成長させた後、第2の半導体層を層厚 d_3 を気相エピタキシャル成長法で成長させ、 $d_2 < d_3$ なる条件を満たす半導体基板であって、前記第1の半導体層がGaN或いはAlN或いはGaN/AlN超格子であり、前記第2の半導体層が $Al_{1-z}Ga_zN$ ($0.05 \leq z \leq 0.5$)であることを特徴とするものであり、又、前記基板の厚さ d_1 と前記第2の半導体層の層厚 d_3 との関係が、 $d_1 < d_3$ であることを特徴とするものであり、又、前記第1の半導体層と第2の半導体層とが共にn型或いは共にp型であることを特徴とするものである。

【0037】又、本発明に係わるハイドライド気相エピタキシー装置の態様は、サファイア製の反応管或いは基板を取り囲むように設置されたサファイア製の内挿管を有し、Alを含む結晶の成長を可能にすると共に、10 torr以上800 torr未満の圧力で成長可能にしたことを特徴とするものである。

【0038】

【発明の効果】本発明の成長法は、高品質のn-AlGaN厚膜基板を効率良く生産できる。又、本発明のハイドライド気相成長装置は、Alを含む高品質の半導体膜を安全に生産できる。本発明のn-Al_{0.2}Ga_{0.8}N厚膜基板上にn-Al_{0.2}Ga_{0.8}Nクラッド、GaN或いはInGaN/GaNの多重量子井戸の活性層、p-Al_{0.2}Ga_{0.8}Nクラッド、p-GaNコンタクト層を順次形成しp電極とn電極を付けるとAlGaN系のLDが得られる。AlGaN系のLDはGaN基板のものより、光閉じ込めやキャリア閉じ込めが優れているので、発光効率が高く、閾電流値の低い優れたLDが得られる。活性層への歪みも少なく放熱特性も良いので連続発振における素子の信頼性が向上する。発光波長もより短波長化できるので、光ディスクの記録密度を向上できる利点がある。

* 【図面の簡単な説明】

【図1】本発明の第1の具体例であるハイドライドVPE装置の側面図である。

【図2】本発明の第1の具体例であるハイドライドVPE装置の正面図である。

【図3】本発明の第2の具体例のエピタキシャル基板の断面図である。

【図4】本発明の第2の具体例のAlGaN基板の断面図である。

【図5】本発明の第2の具体例の成長条件の時間変化を示すグラフである。

【符号の説明】

100 サファイア製反応管

101 サファイア製内挿管

102 基板操作ロッド

103 ロータリーポンプ

104 圧力調節弁

105 基板ホルダ

106 基板

20 108 待機室

109 サファイア製仕切り板

110 ガス導入口

111 ガス導入管

112 ガス導入口

113 高純度Gaソース

114 原料ポート

115 成長室

116 排気口

200 サファイア製底板

30 202 高純度Alソースソース

301 サファイア基板

302 減圧低温低速成長のGaN薄膜層

303 減圧高温中速成長のn-Al_{0.2}Ga_{0.8}N薄膜層

304 常圧高温高速成長のn-Al_{0.2}Ga_{0.8}N厚膜層

305 常圧高温中速成長のn-GaN薄膜保護層

401 減圧高温中速成長のn-Al_{0.2}Ga_{0.8}N薄膜層

40 402 常圧高温高速成長のn-Al_{0.2}Ga_{0.8}N厚膜層

* 403 常圧高温中速成長のn-GaN薄膜保護層

【図5】

